

## Capítulo 2: Evolución de las Computadoras

### Puntos Clave

La evolución de las computadoras se ha caracterizado por aumentos en la velocidad de procesamiento, disminuciones en el tamaño de los componentes, aumentos en el tamaño de la memoria y aumentos en la capacidad y velocidad de la I/O.

Un factor responsable por el gran aumento en la velocidad del procesador es la reducción del tamaño de sus componentes, esto reduce la distancia entre componentes y, por tanto, incrementa la velocidad. Sin embargo, las verdaderas ganancias en años recientes han resultado de la organización del procesador, incluyendo el uso de la segmentación y la ejecución en paralelo. Estas técnicas están diseñadas para mantener ocupado al procesador por tanto tiempo como sea posible.

Un punto crítico en el diseño de sistemas es balancear el desempeño de los diferentes componentes de manera que los avances en el desempeño de cierta área no se vean limitados por el retraso en otras. Por ejemplo, la velocidad del procesador a aumentado mucho más rápido que la velocidad de acceso a memoria y ha sido necesario emplear técnicas para compensar esta diferencia: cache, aumento del tamaño de bus, etc.

### 2.1 Breve historia.

#### Primera generación: tubos de vacío (bulbos)

ENIAC (1946), Electronic Numerical Integrator and Calculator. Desarrollada con fines militares, pesaba 30 toneladas, ocupaba 140 metros cuadrados, contenía alrededor de 1800 bulbos y consumía 140 kilowatts. Su memoria consistía de 20 “acumuladores” cada uno capaz de almacenar un número decimal de 10 dígitos. Era substancialmente más rápida que cualquier computadora electromecánica pues realizaba hasta 5000 sumas por segundo. Operaba en decimal en lugar de binario. Un anillo de 10 tubos de vacío representaba cada dígito. Sólo uno de los tubos se encontraba en el estado de encendido a la vez, representando así uno de los 10 dígitos. Tenía que ser programada manualmente activando interruptores y conectando cables.

La máquina de Von Neumann (1952). John Von Neumann fue un matemático que participó como consultor en el proyecto ENIAC. Al darse cuenta de lo problemático que era introducir y alterar los programas para ENIAC, propuso que se podría facilitar dicha tarea si los programas eran almacenados junto con los datos en la memoria de la computadora. La computadora IAS (Institute of Advanced Studies) fue desarrollada en Princeton y su estructura general es el prototipo de todas las computadoras de propósito general subsecuentes.

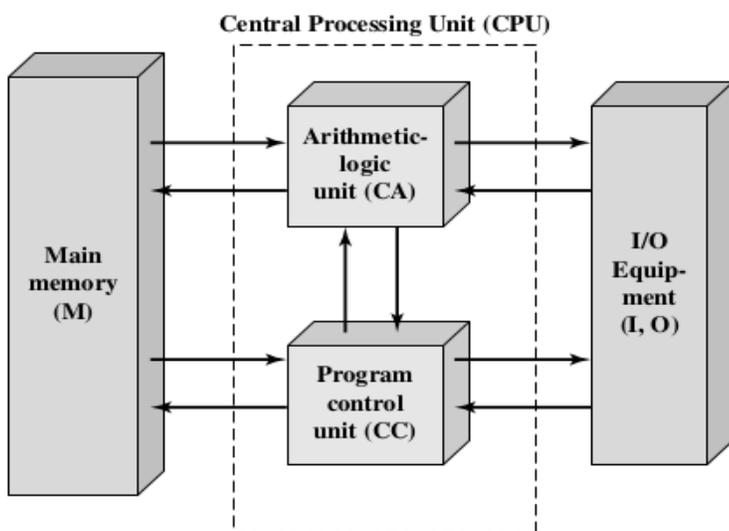


Figure 2.1 Structure of the IAS Computer

La memoria de la IAS consiste de 1000 locaciones de memoria llamadas palabras, de 40 bits cada una. En ellas se almacenan tanto los datos como las instrucciones. No existe una definición universal del término palabra. En general, una palabra es un set ordenado de bytes o bits que es la unidad normal o usual en que la información es almacenada, transmitida o procesada en una computadora específica. Típicamente, si el procesador tiene un conjunto de instrucciones de longitud fija, entonces la longitud de instrucción es igual a la longitud de palabra.

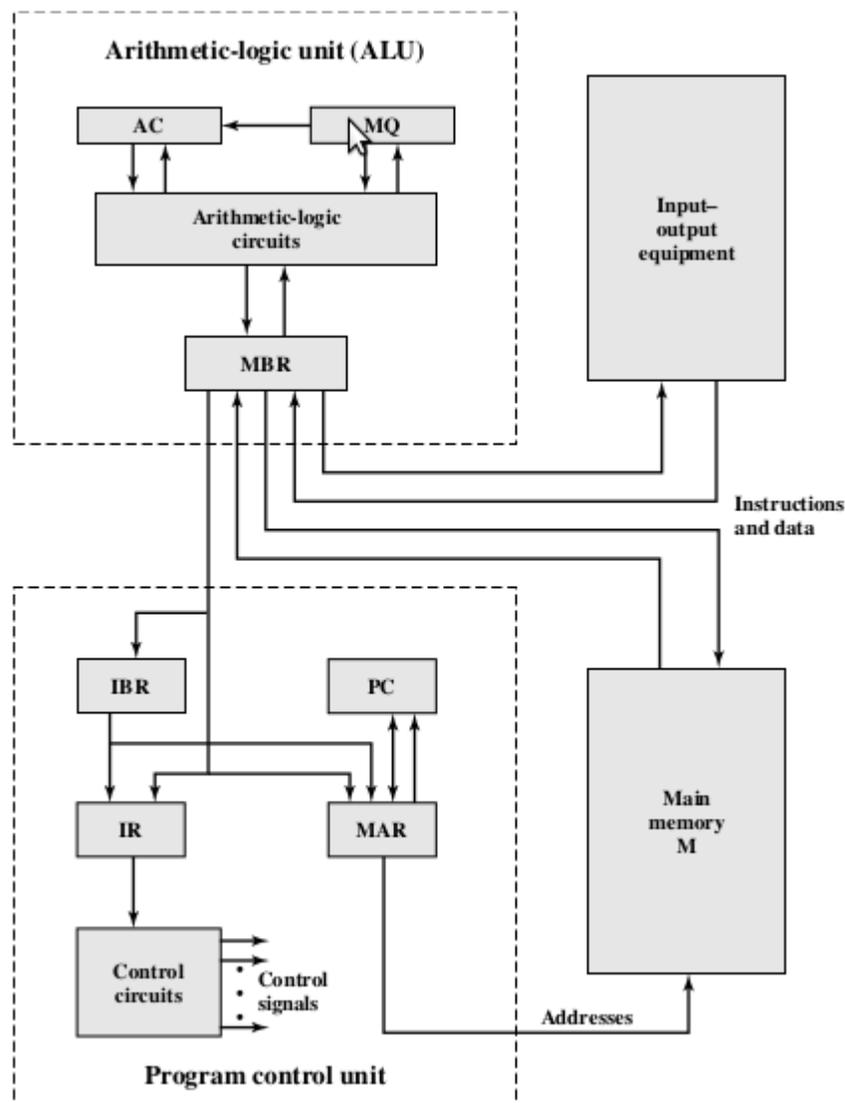
Los números se representan en formato binario y cada instrucción es un código en binario. Para los números se utiliza 1 bit de signo y 39 para el valor. Las instrucciones son de 20 bits (2 por palabra) con 8 bits utilizados para el código de operación y 12 bits para

designar una de las direcciones de memoria. Cuando se habla de instrucción nos referimos a las instrucciones

máquina que son directamente interpretadas y ejecutadas por el procesador, en contraste a una instrucción de un lenguaje de alto nivel, como C, que debe ser primero compilada en una serie de instrucciones máquina antes de ser ejecutada.

La unidad de control se encarga de traer las instrucciones de la memoria y ejecutarlas una a la vez. Para explicar lo anterior se necesita un diagrama más detallado. La unidad de control y la ALU contienen localidades de memoria llamadas **registros**:

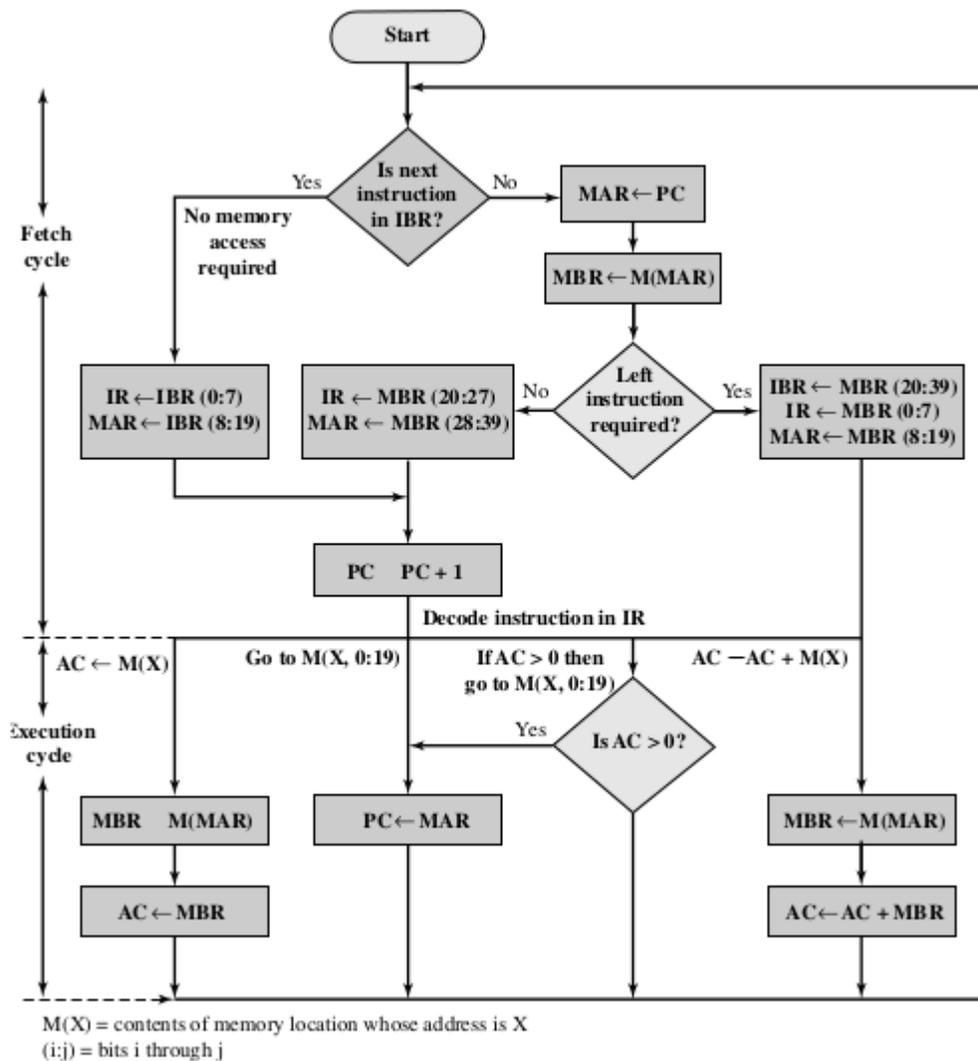
- **Registro de Buffer de Memoria (MBR)**, contiene una palabra a ser insertada en memoria o enviada a la unidad de I/O, o es usado para recibir una palabra desde la memoria o la unidad I/O.
- **Registro de Dirección de Memoria (MAR)**, especifica una dirección de la memoria para escribir/leer la palabra de MBR.
- **Registro de Instrucción (IR)**, contiene el código de 8 bits de la instrucción en ejecución.
- **Registro de Buffer de Instrucción (IBR)**, utilizado para guardar temporalmente la otra instrucción de una palabra.
- **Contador de Programa (PC)**, contiene la dirección de memoria del siguiente par de instrucciones a traer.
- **Acumulador (AC)** y **Cociente de Multiplicador (MQ)**, utilizados para almacenar resultados y operandos temporales de las operaciones de la ALU.



La IAS funciona ejecutando repetitivamente un **ciclo de instrucción**. Cada ciclo consiste de 2 subciclos. Durante el ciclo de adquisición (fetch), se carga el código de la siguiente instrucción en el IR y la sección de dirección de carga en el MAR. Dicha instrucción se obtiene del IBR o cargando una palabra en MBR y luego en IR, MAR e IBR. Cuando se tiene el código adecuado en IR, se comienza el ciclo de ejecución (execute), la circuitería de control interpreta el código y ejecuta la instrucción enviando las señales de control necesarias para que los datos sean movidos o se ejecute la operación por la ALU.

La IAS tenía un total de 21 instrucciones que pueden ser agrupadas como sigue:

- Transferencia de datos: mover datos entre la memoria y los registros de la ALU o entre dos registros.
- Salto incondicional: usualmente, la unidad de control ejecuta las instrucciones secuencialmente. Dicha secuencia puede ser cambia por una instrucción de salto.
- Salto condicional: el salto puede hacerse dependiente de una condición.
- Aritméticas: operaciones efectuadas por la ALU.
- Modificación de dirección: permite que la ALU calcule direcciones y luego éstas sean insertadas en las instrucciones en memoria.



El resto de la primera generación se vió dominado por el surgimiento en los 50's de dos compañías de computadoras comerciales, Sperry e IBM. La UNIVAC I (Universal Automatic Computer) fue la primera computadora comercial exitosa. Era capaz de resolver operaciones de matrices, problemas estadísticos y

logísticos. La UNIVAC II tenía mayor capacidad de memoria y un mejor desempeño. IBM a su vez presentó su primera computadora electrónica, la 701, en 1953, diseñada para aplicaciones científicas. El modelo posterior, la 702, se enfocó más en aplicaciones de negocios.

### Segunda generación: transistores

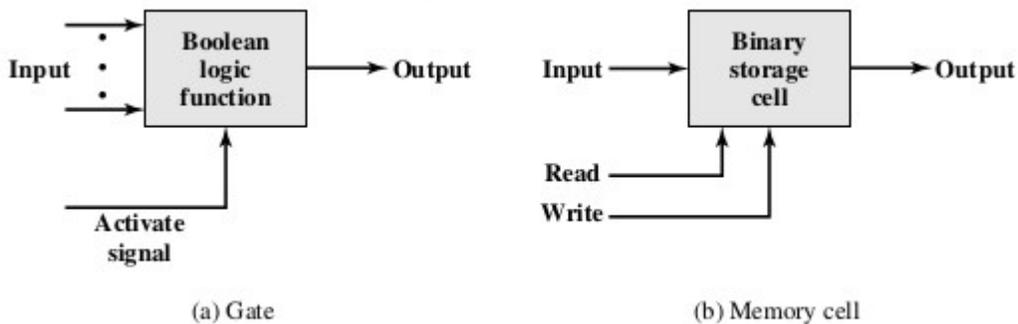
El primer gran cambio en la tecnología computacional ocurrió con el reemplazo de los bulbos por los transistores. Los transistores son más pequeños, más baratos y disipan menos calor. El uso de transistores define a la segunda generación de computadoras. Cada generación se caracteriza por tener una mayor capacidad de procesamiento y memoria, así como un tamaño menor a la generación anterior. Sin embargo, durante la segunda generación se dio la introducción de ALU's y unidades de control más complejas, el uso de lenguajes de programación de alto nivel y la provisión de software de sistema con la computadora.

La familia 700 de IBM es un ejemplo de la evolución que sufrieron las computadoras durante esta generación. El tamaño de la memoria pasó de 2K ( $1K = 2^{10}$ ) a 32K palabras, mientras que el tiempo de acceso a memoria cayó de  $30\mu s$  a  $1.4\mu s$ , el número de códigos de operación pasó de 24 a 185.

### Tercera generación: circuitos integrados

Un solo transistor se conoce como un componente discreto. Durante la segunda generación, las computadoras se construían a partir de componentes discretos (transistores, resistencias, capacitores, etc.). Cada uno era soldado o cableado individualmente y, considerando que contenían alrededor de 10,000 componentes discretos, esto comenzó a presentar un problema de manufactura para los modelos nuevos y más poderosos.

En 1958, la invención del circuito integrado revolucionó la electrónica y comenzó la era de la microelectrónica. Antes de definir las implicaciones de la microelectrónica es importante recordar que para realizar las funciones básicas de una computadora, basta con 2 componentes fundamentales: compuertas lógicas y celdas de memoria. Las compuertas son dispositivos que implementan funciones booleanas o lógicas (AND, OR, NOT, etc.), es decir, controlan el flujo de la información. Las celdas de memoria son dispositivos capaces de almacenar 1 bit de datos, es decir, el dispositivo puede estar en uno de dos estados.



Las 4 funciones básicas de una computadora se pueden implementar interconectando grandes números de estos elementos:

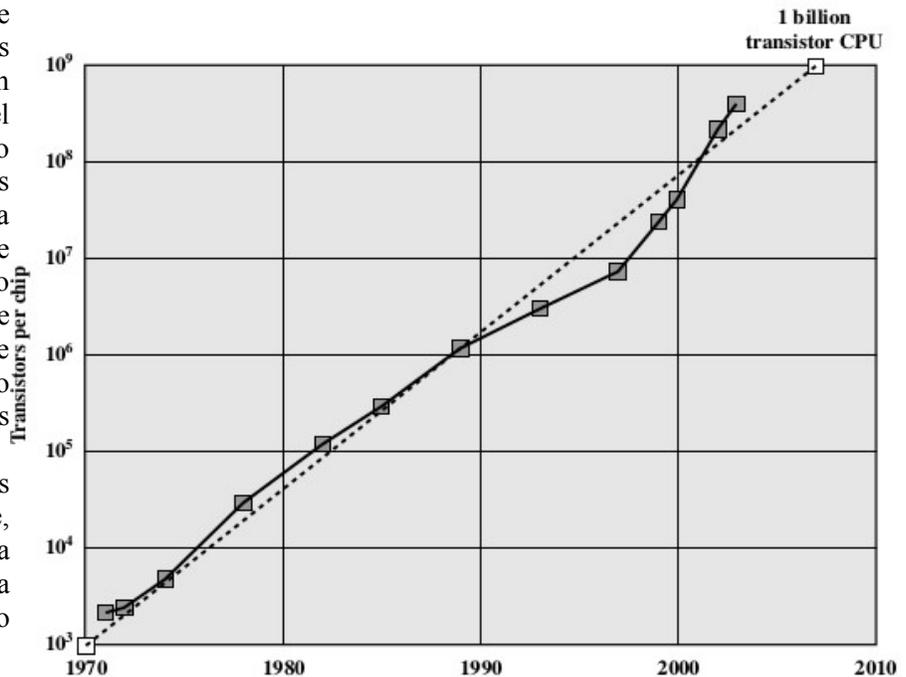
- Almacenar información: mediante las celdas de memoria.
- Procesar información: mediante las compuertas.
- Mover información: los caminos entre componentes se utilizan para mover datos de memoria-memoria o memoria-compuertas-memoria.
- Control: los caminos entre componentes pueden llevar señales de control. Por ejemplo, una compuerta puede tener 1 o 2 entradas y una entrada de control adicional que determina si la compuerta se encuentra activa o no, es decir, si produce una salida o no.

Así pues, una computadora está compuesta por compuertas, celdas y las interconexiones entre estos elementos. Las compuertas y las celdas están, en turno, compuestas de componentes electrónicos. Un circuito integrado utiliza el hecho de que los componentes como los transistores, resistencias y conductores pueden ser fabricados a partir de un semiconductor como el silicio. En lugar de fabricar cada componente de manera

individual, se producen muchos componentes simultáneamente dentro de un pedazo de silicón y se interconectan entre ellos. Cada chip consiste de muchas compuertas y/o celdas de memoria interconectadas entre sí, así como puntos de entrada y salida. Estos chips se envuelven de una capa protectora que provee pines de conexión a otros dispositivos.

Inicialmente, solamente se podían manufacturar unas pocas compuertas y celdas de memoria en cada chip. Esto ha cambiado con el paso del tiempo a un ritmo aproximado de 2:1 cada año, es decir, cada año se duplica la cantidad de componentes que se pueden producir dentro de un solo chip (Ley de Moore, 1965). Este aumento en la densidad de componentes de un circuito integrado ha tenido consecuencias importantes:

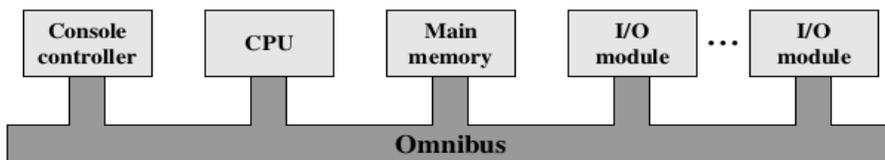
1. Como el costo de los chips se ha mantenido constante, el costo de la lógica computacional y la memoria se ha reducido dramáticamente.
2. Como los componentes se encuentran más cerca uno del otro, la longitud de las conexiones ha disminuído y, por lo tanto, ha aumentado la velocidad de procesamiento.
3. Las computadoras se han vuelto considerablemente más pequeñas por lo que es más conveniente transportarlas y requieren menos potencia y refrigeración.
4. Las interconexiones dentro de un circuito integrado son mucho más confiables que las soldaduras.



Sistemas característicos de la tercera generación fueron la familia System/360 de IBM y la DEC PDP-8. El System/360 fue la primera familia de computadoras planeada. Contaba con diversos modelos con diferentes costos y desempeños. Los equipos eran compatibles entre sí, programas desarrollados en un modelo podían utilizarse en los demás aunque siempre de abajo hacia arriba, es decir, los programas desarrollados en un modelo inferior se podían ejecutar en los modelos superiores. El sentido inverso no siempre era posible puesto que los repertorios de instrucciones de los modelos superiores eran más extensos que en los modelos inferiores.

El concepto de una familia de computadoras compatible fue tanto novedoso como exitoso. Un cliente con requerimientos modestos y poco presupuesto podía comenzar con la (relativamente) barata Modelo 30. Si después crecían sus necesidades era posible comprar un modelo más rápido y con más memoria sin sacrificar los programas ya desarrollados.

Por su parte, la DEC PDP-8 se caracterizó por su bajo costo (\$16,000) y pequeño tamaño (no requería un cuarto completo). Fue un éxito total y colocó a DEC como el segundo productor de computadoras en el mundo, sólo detrás de IBM.



Sin duda la contribución más grande de la PDP-8 fue el cambio de arquitectura respecto a los sistemas IBM. La PDP-8 fue la primera en utilizar la estructura de bus que es casi ahora casi

universal en todas las microcomputadoras. El Omnibus, como se denominaba, consistía de 96 caminos de señal, utilizados para llevar señales de datos, direcciones y control. Esta arquitectura es sumamente flexible y permite que varios módulos se conecten al bus y así crear diversas configuraciones.

## Generaciones posteriores

Después de la tercera generación se ha vuelto difícil definir la línea entre una generación y otra. Lo anterior debido al acelerado ritmo de los avances en materia de tecnología. Con la introducción de la integración a gran escala (LSI), más de 1,000 componentes se pueden producir en un solo chip. La integración a muy grande escala (VLSI) permite más de 10,000 componentes por chip y, actualmente, la integración a ultra gran escala (ULSI) permite más de un millón de componentes.

Se puede decir que la aplicación comercial de los nuevos desarrollos detonó un gran cambio en la manufactura de computadoras. Principalmente 2 desarrollos en particular, la creación de memoria de semiconductores y los microprocesadores.

En los 50's y 60's la memoria de las computadoras se construía a partir de pequeños aros de material ferromagnético. Cada uno de estos aros (llamados núcleos) se magnetizaba en un sentido (1) u otro (0). La memoria de núcleos magnéticos era bastante rápida (tiempo de acceso de un millonésimo de segundo), pero era cara, voluminosa y destructiva: el simple hecho de leer la información almacenada en un núcleo la borraba.

En 1970, se construyó el primer chip de memoria a partir de semiconductores. Tenía el tamaño de un núcleo pero podía almacenar 256 bits de memoria. Tenía acceso no destructivo y era más rápida que la memoria magnética (tiempo de acceso de 70 billonésimas partes de segundo). Sin embargo, era más cara por bit que la magnética. Cuando en 1974 el precio de la memoria de semiconductor cayó por debajo de la memoria magnética se produjo un cambio radical. Desde 1970, la memoria de semiconductor ha pasado por 13 generaciones: 1K, 4K, 16K, 64K, 256K, 1M, 4M, 16M, 64M, 256M, 1G, 4G y 16Gbits en un solo chip. Cada generación ha proveído 4 veces la densidad de almacenamiento que la generación previa, acompañado por una disminución del costo por bit y el tiempo de acceso.

Por su parte, el nacimiento de los microprocesadores se dió en 1971 cuando Intel desarrolló el 4004, el primer chip que contenía todos los componentes del CPU en un solo chip. El 4004, capaz de manipular números de 4 bits, se vió mejorado con el modelo 8008 que manipulaba números de 8 bits. Sin embargo, ambos procesadores fueron desarrollados para aplicaciones específicas y no podían ser utilizados como CPU de propósito general. Eso cambió con la salida al mercado del Intel 8080. A finales de los 70's se desarrollaron los primeros microprocesadores de 16 bits, como el 8086, y en 1981, Hewlett-Packard y los laboratorios Bell crearon los 2 primeros microprocesadores de 32 bits. Intel presentaría su propio micro de 32 en 1985, el 80386. En las siguientes tablas se puede apreciar la evolución que han tenido los procesadores desde los años 80's hasta fechas recientes:

**(a) 1970s Processors**

	<b>4004</b>	<b>8008</b>	<b>8080</b>	<b>8086</b>	<b>8088</b>
Introduced	1971	1972	1974	1978	1979
Clock speeds	108 kHz	108 kHz	2 MHz	5 MHz, 8 MHz, 10 MHz	5 MHz, 8 MHz
Bus width	4 bits	8 bits	8 bits	16 bits	8 bits
Number of transistors	2,300	3,500	6,000	29,000	29,000
Feature size ( $\mu\text{m}$ )	10		6	3	6
Addressable memory	640 Bytes	16 KB	64 KB	1 MB	1 MB

**(b) 1980s Processors**

	<b>80286</b>	<b>386TM DX</b>	<b>386TM SX</b>	<b>486TM DX CPU</b>
Introduced	1982	1985	1988	1989
Clock speeds	6 MHz–12.5 MHz	16 MHz–33 MHz	16 MHz–33 MHz	25 MHz–50 MHz
Bus width	16 bits	32 bits	16 bits	32 bits
Number of transistors	134,000	275,000	275,000	1.2 million
Feature size ( $\mu\text{m}$ )	1.5	1	1	0.8–1
Addressable memory	16 MB	4 GB	16 MB	4 GB
Virtual memory	1 GB	64 TB	64 TB	64 TB
Cache	—	—	—	8 kB

**(c) 1990s Processors**

	486TM SX	Pentium	Pentium Pro	Pentium II
Introduced	1991	1993	1995	1997
Clock speeds	16 MHz–33 MHz	60 MHz–166 MHz,	150 MHz–200 MHz	200 MHz–300 MHz
Bus width	32 bits	32 bits	64 bits	64 bits
Number of transistors	1.185 million	3.1 million	5.5 million	7.5 million
Feature size ( $\mu\text{m}$ )	1	0.8	0.6	0.35
Addressable memory	4 GB	4 GB	64 GB	64 GB
Virtual memory	64 TB	64 TB	64 TB	64 TB
Cache	8 kB	8 kB	512 kB L1 and 1 MB L2	512 kB L2

**(d) Recent Processors**

	Pentium III	Pentium 4	Core 2 Duo	Core 2 Quad
Introduced	1999	2000	2006	2008
Clock speeds	450–660 MHz	1.3–1.8 GHz	1.06–1.2 GHz	3 GHz
Bus width	64 bits	64 bits	64 bits	64 bits
Number of transistors	9.5 million	42 million	167 million	820 million
Feature size (nm)	250	180	65	45
Addressable memory	64 GB	64 GB	64 GB	64 GB
Virtual memory	64 TB	64 TB	64 TB	64 TB
Cache	512 kB L2	256 kB L2	2 MB L2	6 MB L2

Generation	Approximate Dates	Technology	Typical Speed (operations per second)
1	1946–1957	Vacuum tube	40,000
2	1958–1964	Transistor	200,000
3	1965–1971	Small and medium scale integration	1,000,000
4	1972–1977	Large scale integration	10,000,000
5	1978–1991	Very large scale integration	100,000,000
6	1991–	Ultra large scale integration	1,000,000,000

## 2.2 Diseño Basado en Desempeño

Actualmente contamos con computadoras personales que tienen un poder de procesamiento y desempeño mayor que las grandes mainframes de hace 10 años. La gran mayoría de las aplicaciones desarrolladas hoy en día dependen de este poder computacional para efectuar sus funciones (procesamiento de imágenes, reconocimiento de voz, video conferencias, multimedia, simulaciones, juegos, etc.)

Lo que es digno de notar es que los bloques básicos de la organización y arquitectura de las computadoras son virtualmente los mismos que los utilizados por la computadora del IAS hace más de 60 años. Por otra parte, las técnicas necesarias para exprimir cada gota de desempeño a los componentes se han vuelto cada vez más sofisticadas. En seguida se brinda una breve explicación de algunas de estas técnicas.

### La velocidad del microprocesador

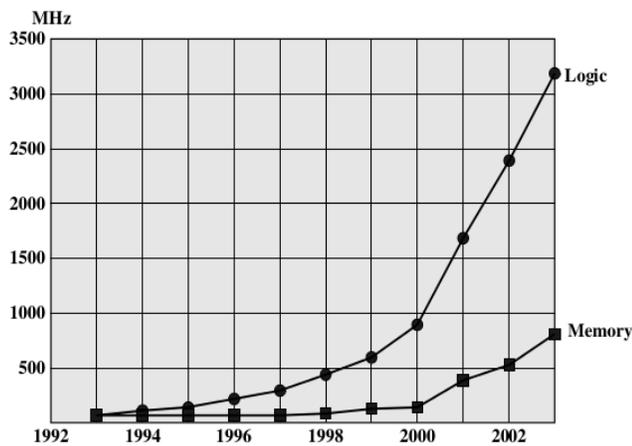
La velocidad de procesamiento de los microprocesadores a aumentado rápidamente y de manera constante desde el lanzamiento de la familia x86 en 1978. Como la manufactura de circuitos integrados sigue cumpliendo con la ley de Moore, el desempeño de los microprocesadores se ha multiplicado por 4 o 5 veces cada 3 años. Sin embargo, esta tremenda capacidad de procesamiento se ve desaprovechada si no se alimenta al procesador con un flujo constante de instrucciones. De esta forma, los fabricantes se han visto ante la necesidad

de desarrollar técnicas elaboradas para seguir “alimentando al monstruo”. Entre dichas técnicas se encuentran:

- **Predicción de salto:** el procesador analiza las instrucciones traídas de la memoria y predice que grupos de instrucciones se procesarán enseguida. Si la predicción es correcta la mayoría de las veces, entonces puede traer por adelantado las instrucciones correctas y mantenerse ocupado.
- **Análisis del flujo de datos:** el procesador analiza qué instrucciones dependen de los resultados de otras instrucciones y, así, crea una agenda de instrucciones optimizada. De hecho, las instrucciones se calendarizan para ser ejecutadas en cuanto están listas, independientemente del orden del programa original. Lo cual previene retrasos innecesarios.
- **Ejecución especulativa:** utilizando las técnicas anteriores, algunos procesadores pueden ejecutar instrucciones antes de su aparición en la ejecución del programa.
- **Segmentación de instrucciones:** el procesador mueve los datos o instrucciones a una línea de producción conceptual donde cada etapa del ciclo de instrucción se procesa simultáneamente.

### Balance del desempeño

Si bien el poder de procesamiento ha avanzado a pasos agigantados, otras áreas críticas no han tenido tanto éxito. Ésto resulta en la necesidad de balancear el desempeño de la computadora como un todo, es decir, ajustar la organización y arquitectura para compensar por las diferencias de capacidad entre sus varios componentes.

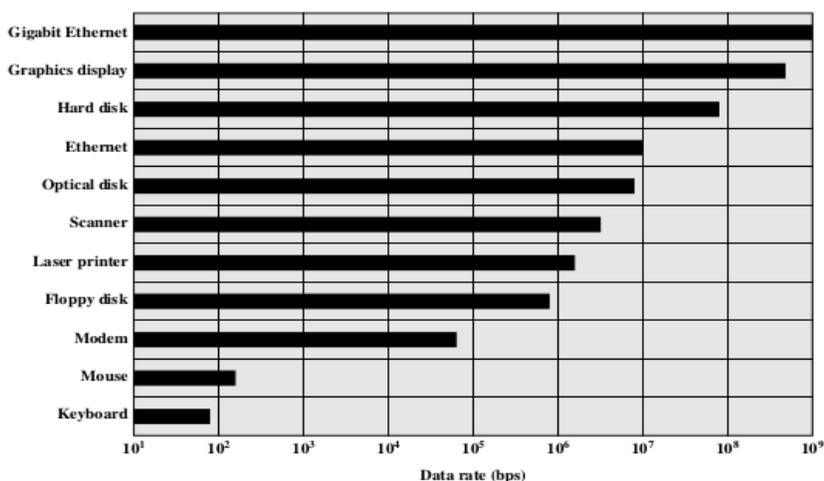


La relación donde existe la diferencia más crítica es en la interfaz entre el procesador y la memoria principal. Dicha interfaz es la más crítica en toda la estructura de la computadora puesto que es la responsable de llevar un flujo constante de instrucciones de programa al procesador. Si la memoria, o el camino entre memoria y procesador, no son capaces de satisfacer las demandas del procesador, éste se verá constantemente parado y se pierde valioso tiempo de procesamiento.

Existen muchas maneras para atacar este problema como aumentar el número de bits que se obtienen por acceso usando buses más anchos; utilizando una o varias estructuras de memoria cache entre el procesador y la memoria principal; utilizar buses de mayor velocidad o una jerarquía de buses para estructurar el flujo de datos.

La memoria caché es una memoria rápida aunque relativamente pequeña interpuesta entre una memoria más grande pero lenta y la lógica que accesa dicha memoria. La caché guarda datos recientemente accedidos y está diseñada para acelerar los accesos subsecuentes a los mismo datos.

Otra área de diseño importante es el manejo de los dispositivos de I/O. Conforme las computadoras se vuelven más rápidas y capaces, se desarrollan aplicaciones cada vez más sofisticadas que hacen uso de periféricos con necesidades intensas de I/O.



Si bien la generación actual de procesadores puede manejar la cantidad de datos arrojados por estos dispositivos, aún queda el problema de trasladar dichos datos desde el periférico hasta el procesador.

Las estrategias usadas incluyen esquemas de caché y buffering más el uso de buses de interconexión de alta velocidad.

La clave en todo esto es el balance. El diseño debe ser constantemente repensado para lidiar con

dos factores que se encuentran en constante evolución:

- El ritmo al cual cambia el desempeño de las varias áreas de tecnología (procesador, buses, memoria, periféricos) varía de gran manera de un tipo de elemento a otro.
- Nuevas aplicaciones y nuevos dispositivos periféricos constantemente cambian la naturaleza de las demandas en un sistema.

### Mejoras en la organización y arquitectura de los chips

La necesidad de aumentar la velocidad de procesamiento de los microprocesadores sigue estando presente, para ello se han utilizado básicamente 3 enfoques: aumentar la velocidad del hardware que compone al procesador; aumentar el tamaño y velocidad de los caches que se encuentran entre el procesador y la memoria principal, incluso destinando parte del chip al cache; haciendo cambios a la organización y arquitectura del chip para mejorar la velocidad de ejecución de las instrucciones, usualmente usando paralelismo.

Tradicionalmente, los factores dominantes en mejoras de desempeño han sido aumentos en la velocidad del reloj y la densidad de componentes. No obstante, mientras estos dos factores aumentan, algunos obstáculos han surgido como:

- La disipación del calor generado por el consumo de energía que aumenta con la densidad de componentes.
- El retardo que impone la velocidad a la cual pueden fluir los electrones en un sistema RC (los cables tienen resistencia y capacitancia), en particular el retraso aumenta conforme aumenta el producto RC. Como los componentes en el chip disminuyen de tamaño, los cables de interconexión se vuelven más delgados, aumentando la resistencia. Además, los cables están más cerca uno de otro, aumentando la capacitancia.
- La latencia de memoria descrita previamente.

Así pues, los cambios en la arquitectura y organización de los chips no se ven limitados por las cuestiones físicas mencionadas en el párrafo anterior. Desde los 80's, se han utilizado principalmente 2 estrategias para mejorar el rendimiento. Primero, el aumento de la capacidad del cache, actualmente existen entre 2 o 3 niveles de cache entre el procesador y la memoria principal. Conforme ha avanzado la densidad de los chips, más y más memoria cache se ha incorporado al chip (Pentium I – 10% del espacio, Pentium IV – 50%).

Segundo, la lógica de ejecución de una instrucción se ha vuelto cada vez más compleja para permitir la ejecución paralela de instrucciones. Dos esquemas de diseño sobresalientes han sido la segmentación y superescalar. La segmentación permite que diferentes etapas de diversas instrucciones se ejecuten al mismo tiempo. El esquema superescalar permite que existan varios causas de segmentación en un mismo procesador, de manera que las instrucciones que no dependen entre sí puedan ejecutarse paralelamente. No obstante, ambos esquemas parecen estar llegando a sus límites.

Con estas dificultades en mente, los diseñadores han recurrido a un nuevo esquema para mejorar el rendimiento: incluir múltiples procesadores en el mismo chip con un caché compartido. A esta tecnología se le conoce como multinúcleo o multicore y provee con el potencial de incrementar el rendimiento sin necesidad de aumentar la velocidad de reloj. El uso de múltiples procesadores justifica el uso de cachés más grandes y si el software utilizado soporta el uso efectivo de múltiples núcleos el rendimiento se ve casi duplicado.

### 2.4 Evolución de la arquitectura x86

La arquitectura actual x86 es el resultado de décadas de esfuerzos en el diseño de computadoras con repertorios complejos de instrucciones (CISC). En términos de mercado, Intel ha sido, y probablemente continuará siendo, el productor número uno de microprocesadores para sistemas no embebidos. La evolución de sus procesadores es un buen indicador de la evolución de la tecnología computacional en general.

- 8080: el primer microprocesador de propósito general. Manejaba números de 8 bits con un camino de 8 bits a memoria.
- 8086: procesador de 16 bits, además de un camino a memoria más ancho y registros más grandes, tenía cache para instrucciones.

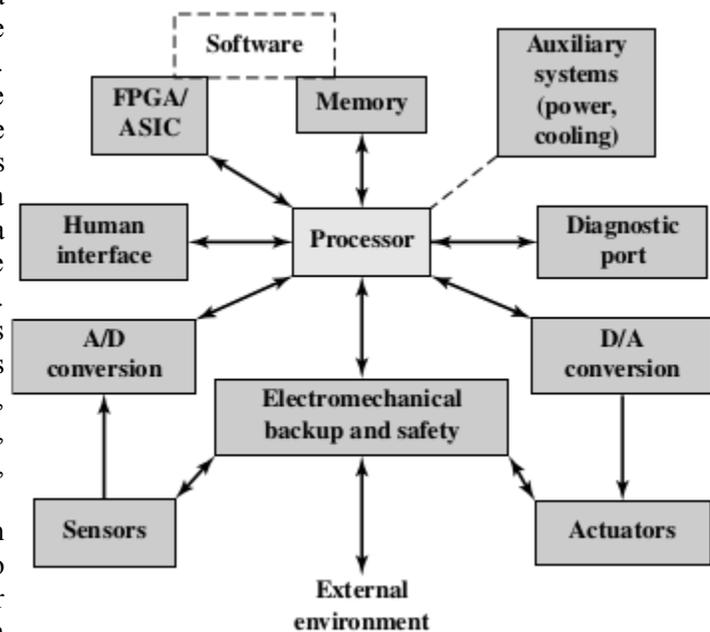
- 80286: una extensión del 8086, tenía una capacidad de direccionamiento de 16 MBytes de memoria en lugar de 1MByte.
- 80386: procesador de 32 bits, fue el primer procesador de Intel que podía ejecutar múltiples programas al mismo tiempo (multitasking).
- 80486: introdujo tecnología caché mucho más sofisticada y segmentación de instrucciones más sofisticada. Además incluía un coprocesador para operaciones matemáticas.
- Pentium: se introdujo el uso de la tecnología superescalar, permitiendo la ejecución de múltiples instrucciones en paralelo.
- Pentium Pro: continuó con la organización superescalar utilizando predicción de ramas, análisis de flujo de datos y ejecución especulativa de instrucciones.
- Pentium II: incorporó la tecnología MMX de Intel diseñada para procesar video, audio y gráficos.
- Pentium III: incorporó instrucciones adicionales de punto flotante para programas de gráficos en 3D.
- Pentium 4: mejoras adicionales de multimedia.
- Core: el primer microprocesador x86 de Intel con doble núcleo.
- Core 2: extiende la arquitectura a 64 bits, provee 4 procesadores en un solo chip.

La arquitectura x86 sigue siendo dominante en el mercado desde hace más de 40 años, aunque su organización ha cambiado drásticamente a lo largo de los años, la arquitectura se ha mantenido compatible hacia atrás así que cualquier programa escrito en una versión previa de x86 puede ejecutarse en las versiones nuevas. Todos los cambios al repertorio de instrucciones han sido adiciones, sin subtracciones. Existen más de 500 instrucciones actualmente.

## 2.5 Sistemas embebidos y la arquitectura ARM

La arquitectura ARM es utilizada en una gran variedad de sistemas embebidos y es una de las más poderosas y mejor diseñadas del mercado. Es un ejemplo del enfoque de diseño de computadoras con repertorios reducidos de instrucciones (RISC). Un sistema embebido es una combinación del hardware y software de una computadora diseñados para cumplir con una función en particular, contrario a los sistemas de propósito general como son las computadoras. Algunos ejemplos de sistemas embebidos son los sistemas de frenado y control del motor en los automóviles, las cámaras, celulares, GPS's, DVD's, PDA's, impresoras, escáners, copadoras, monitores cardiacos, máquinas de diálisis, dispositivos prostéticos, etc.

En números, los sistemas embebidos son muchos más que los de propósito general puesto que abarcan una gran cantidad de aplicaciones. Por lo mismo, estos sistemas pueden tener una gran variedad de requerimientos y restricciones como pueden ser diferentes costos, requerimientos de calidad, tiempos de vida, condiciones ambientales, etc. Los sistemas embebidos están muy relacionados con su entorno, de esta manera, además del procesador y la memoria existen un número de elementos de son diferentes de un computadora típica: pueden existir diferentes interfaces para medir, manipular o interactuar con el entorno; la interfaz de usuario puede ser tan simple como una luz o tan complicada como visión computacional; se puede utilizar hardware analógico o no-digital para incrementar el desempeño o por seguridad; el software usualmente tiene una función fija y es específico para dicha aplicación.



## Evolución de la arquitectura ARM

Los chips ARM (Advanced RISC Machine) son procesadores de alta velocidad caracterizados por su tamaño pequeño y requerimientos de energía bajos. Son utilizados en una gran variedad de productos como los iPod's y iPhone's de Apple. Están diseñados para cumplir con las necesidades de 3 tipos de sistemas:

- Sistemas embebidos de tiempo real: sistemas de almacenamiento, automotrices, industriales y aplicaciones en red.
- Plataformas de aplicación: dispositivos que utilizan sistemas operativos abiertos como Linux, Palm OS, Symbian, Android, Windows CE, etc.
- Aplicaciones seguras: tarjetas inteligentes, tarjetas SIM, terminales de pagos.

Family	Notable Features	Cache	Typical MIPS @ MHz
ARM1	32-bit RISC	None	
ARM2	Multiply and swap instructions; Integrated memory management unit, graphics and I/O processor	None	7 MIPS @ 12 MHz
ARM3	First use of processor cache	4 KB unified	12 MIPS @ 25 MHz
ARM6	First to support 32-bit addresses; floating-point unit	4 KB unified	28 MIPS @ 33 MHz
ARM7	Integrated SoC	8 KB unified	60 MIPS @ 60 MHz
ARM8	5-stage pipeline; static branch prediction	8 KB unified	84 MIPS @ 72 MHz
ARM9		16 KB/16 KB	300 MIPS @ 300 MHz
ARM9E	Enhanced DSP instructions	16 KB/16 KB	220 MIPS @ 200 MHz
ARM10E	6-stage pipeline	32 KB/32 KB	
ARM11	9-stage pipeline	Variable	740 MIPS @ 665 MHz
Cortex	13-stage superscalar pipeline	Variable	2000 MIPS @ 1 GHz
XScale	Applications processor; 7-stage pipeline	32 KB/32 KB L1 512 KB L2	1000 MIPS @ 1.25 GHz