

# Conversores Análogo-Digital y Digital-Análogo: Conceptos Básicos

Huircán, Juan Ignacio

**Abstract**—El siguiente trabajo revisa las técnicas y conceptos básicos de la conversión análogo-digital y digital-análogo, para ello se describen los dispositivos clásicos junto con sus respectivas estructuras internas. La función básica de los conversores es transformar una señal analógica en su equivalente digital y vice-versa. Las distintas técnicas descritas muestran las ventajas e inconvenientes del componente, lo cual permite la selección dependiendo de la utilización y el modo de trabajo. Los parámetros que más influyen sobre la prestación de los dispositivos son la resolución y la velocidad. La evolución de estos componentes permite contar hoy con sistemas versátiles tanto con salidas paralelas como seriales.

**Index Terms**—ADC, DAC System

## I. INTRODUCTION

El desarrollo de los microprocesadores y procesadores digitales de señal (DSP), ha permitido realizar tareas que durante años fueron hechas por sistemas electrónicos analógicos. Por otro lado, como que el mundo real es análogo, una forma de enlazar las variables analógicas con los procesos digitales es a través de los sistemas llamados conversores de análogo - digital (ADC- Analogue to Digital Converter) y conversores digital - analógico (DAC- Digital to Analogue Converter).

El objetivo básico de un ADC es transformar una señal eléctrica análoga en un número digital equivalente. De la misma forma, un DAC transforma un número digital en una señal eléctrica análoga.

Esta función exige que los pasos intermedios se realicen de forma óptima para no perder información. Según el tipo de componente y su aplicación existen distintos parámetros que lo caracterizan, éstos pueden ser: la velocidad de conversión, la resolución, los rangos de entrada, etc.. Por ejemplo, una mayor cantidad de bit, implica mayor precisión, pero también mayor complejidad. Un incremento en un solo bit permite disponer del doble de precisión (mayor resolución), pero hace más difícil el diseño del circuito, además, la conversión podría volverse más lenta. Dentro de las de aplicaciones de estos sistemas está el manejo de señales de vídeo, audio, los discos compactos, instrumentación y control industrial. En los siguientes apartados se describen los conceptos básicos de conversión de señal, técnicas de implementación para los ADC o DAC, características y parámetros que los definen. Se revisarán las configuraciones más clásicas, atendiendo a criterios de velocidad y manejo de datos, como también los nuevos productos disponibles en el mercado.

## II. CONVERSIÓN BÁSICA DE SEÑALES

Un transductor permite relacionar las señales del mundo real y sus análogas eléctricas. Para compatibilizar la información con un sistemas digital, se requiere de convertidores de datos del tipo ADC o DAC, según corresponda.

El diagrama de bloques de la Fig.1 muestra la secuencia desde que la variable física entra al sistema hasta que es transformada a señal digital (código binario). Para dicha señal ingrese al convertidor análogo - digital, ésta debe ser muestreada, es decir, se toman valores discretos en instantes de tiempo de la señal análoga, lo que recibe el nombre de *sampling*. Matemáticamente es el equivalente a multiplicar la señal análoga por una secuencia de impulsos de periodo constante. Como resultado se obtiene un tren de impulsos con amplitudes limitadas por la envolvente de la señal analógica.

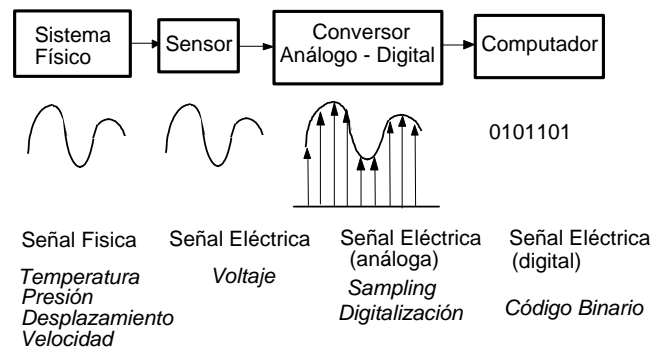


Fig. 1. Conversión análogo - digital.

Para garantizar la toma de muestra y la conversión de forma correcta se debe considerar la velocidad de muestreo, para lo cual el Teorema de Nyquist, establece que la frecuencia de muestreo  $f_s$ , debe ser como mínimo el doble que el ancho de banda de la señal muestreada como se indica en (1). Si no ocurre esta situación, se tiene lugar el fenómeno denominado *aliasing*.

$$f_s > 2 \cdot f_m \quad (1)$$

En el proceso inverso indicado en la Fig.2, en la cual la señal digital es transformada en señal eléctrica, para la recuperación de la señal eléctrica, la señal digital debe pasar por un convertidor del tipo digital - analógico. Esta señal modulada, es recuperada a través de un filtro pasa bajo e interpolada, obteniéndose la señal análoga equivalente.

## III. CARACTERÍSTICAS

La data digital es un número binario que se define considerando desde el bit de mayor peso (MSB, More Signi-

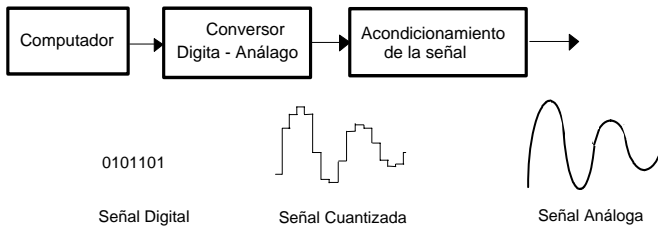


Fig. 2. Proceso de conversión digital - análogo.

ficative Bit) al bit de menor peso (LSB, Least Significant Bit) como se muestra en la Fig. 3.

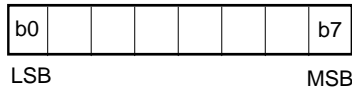


Fig. 3. Data digital.

Cada conversor ADC ó DAC, esta determinado por una función de transferencia ideal de *entrada - salida* (ver Fig. 4), que muestra la equivalencia entre el mundo digital y el análogo.

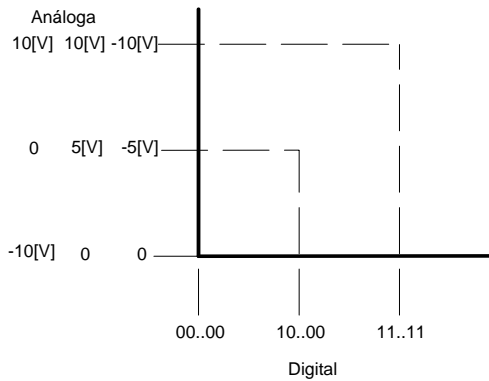


Fig. 4. Curva de entrada - salida de un conversor ADC ó DAC.

En el caso de una señal unipolar entre 0 a 10 [V], su equivalente digital para  $n$  bits sería entre 00..00 para 0[V] (zero - scale), 10..00 para 5[V] y 11..11 a 10[V] (full - scale).

### A. Características Estáticas

#### A.1 Resolución:

Expresada en unidades de tensión, dependerá del escalón tomado como referencia con respecto a los niveles de tensión dado por el número de bit, por ejemplo, con  $n$  bit, habrá  $2^n$  niveles de tensión. En la práctica corresponde el valor de un LSB (bit menos significativo).

$$Fullscale \cdot resolución = \frac{fullscale}{2^n} \quad (2)$$

#### A.2 La linealidad integral y el de linealidad diferencial:

Analizando la gráfica de transferencia entrada-salida en el caso ideal, el resultado es una línea recta formada por los puntos de transición de los valores de entrada que determinan cambios de nivel en la salida. Mientras más se ajuste el comportamiento real a esta recta, más preciso se considera al convertidor (ver Fig. 5).

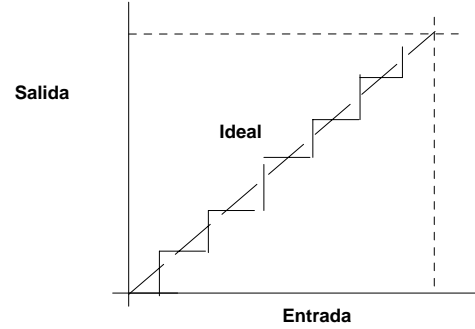


Fig. 5. Curva de entrada - salida lineal.

La máxima desviación entre la gráfica real y la recta ideal se define como linealidad integral, y se expresa en LSB, porcentaje del valor de fondo de escala (%FSR- font scale range). Como valor típico de linealidad integral es  $\pm 0.5$  LSB, con lo que es necesario que el conversor garantice, y para todas las condiciones de trabajo este valor. Si difiere en más de 0.5 LSB (tanto por encima como por debajo), se corre el riesgo de que identifique un valor con una combinación de bit que no le corresponde, y proporcionando de este modo un resultado erróneo.

La linealidad diferencial corresponde a la desviación máxima a partir de la amplitud ideal (1 LSB), y se expresa utilizando las mismas unidades que la linealidad integral.

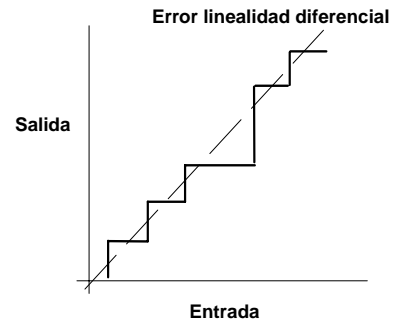


Fig. 6. Linealidad Diferencial.

#### A.3 Monotonicidad:

Un conversor es *monotónico* cuando un incremento de tensión en la entrada le corresponda un incremento en la salida, y para una disminución de la entrada, el correspondiente descenso. Si un convertidor no es monotónico, el resultado es la pérdida del código. Si para una determinada

combinación de bit no hay un aumento en función de un incremento de la entrada, sino un descenso, se identificará el valor analógico con el código que viene a continuación lo que provoca la no monotonicidad.

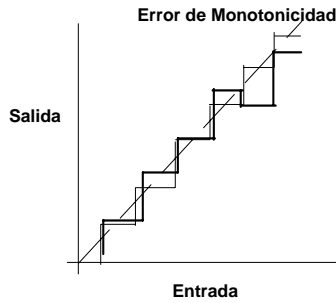


Fig. 7. Error de monotonicidad.

A.4 El error de ganancia, el error de Desplazamiento (offset) y el error de cuantificación:

En términos generales corresponden a la comparación y diferencia máxima entre la curva de transferencia ideal y la real en todo el margen de medidas. El error de ganancia es un parámetro que muestra la precisión de la función de transferencia del convertidor respecto a la ideal y se expresa en LSB (% FSR- font scale range). El error de offset, se toma cuando todos los bit de entrada son ceros en el caso de un DAC, gráficamente se representa como un desplazamiento constante de todos los valores de la curva característica, como se muestra en la Fig. 8.

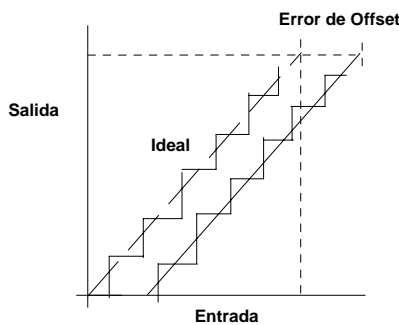


Fig. 8. Error de Offset.

A.5 Velocidad:

En algunas aplicaciones, es necesario disponer de un convertidor capaz de tratar señales de elevada frecuencia. Siempre es importante disponer de una velocidad de muestreo que garantice la conversión de forma correcta, teniendo en cuenta el teorema de muestreo, según el cual la frecuencia de muestreo debe ser, como mínimo el doble que el ancho de banda de la señal muestreada para que sea posible su digitalización. Como es lógico, la rapidez del conversor depende también del número de bits a la salida.

El código resultante se ve influida también, por el nivel de ruido que genera la conversión. Es interesante saber que la relación señal/ruido sea lo más elevada posible. La generación de señales espurias también influyen negativamente sobre el funcionamiento del convertidor (SFDR - Spurious Free Dynamic Range).

B. Características Dinámicas

B.1 Tiempos de conversión:

Es el tiempo desde que se aplica la señal a convertir hasta que la señal (análoga ó digital) este disponible en la salida. Esto se determina de acuerdo a la ecuación (3.)

$$t_c = \frac{1}{f \cdot \pi \cdot 2^{n+1}} \tag{3}$$

B.2 Tiempo de adquisición:

En el caso de conversores Análogo-Digital, es el tiempo durante el cual el sistema de muestreo y retención (Sample & Hold) debe permanecer en estado de muestreo (sample), para asegurarse que el consiguiente estado retención (hold) este dentro de la banda de error especificada para la señal de entrada.

B.3 Tiempo de asentamiento:

Es el intervalo de tiempo entre la señal de retención y el definitivo asentamiento de la señal (dentro de la banda de error especificada).

B.4 Slew rate:

Es la velocidad a la cual el valor de la salida del S&H converge al valor muestreado deseado. El proceso de conversión análoga-digital requiere que la señal análoga de entrada permanezca en un valor constante de tal forma que el ADC pueda realizar su tarea en forma adecuada. Aparece aquí, un elemento llamado sample & hold, que toma una muestra de la señal seleccionada y mantiene su valor durante el tiempo que dura la conversión análoga - digital ó T&H (track & hold), que se limita a detectar puntualmente el nivel de la señal analógica. El circuito básico S&H es el que se muestra en la Fig. 9.

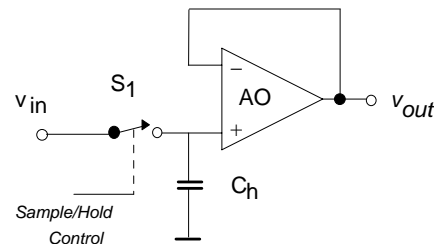


Fig. 9. Circuito Sample and Hold.

IV. CONVERSORES TIPO DAC

Convierten las señales digitales en cantidades eléctricas analógicas relacionadas en forma directa con el número de

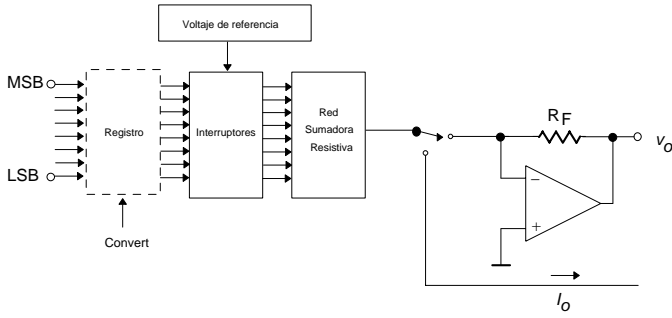


Fig. 10. Esquema básico de un DAC.

entradas codificado digitalmente. Los DAC efectúan sus conversiones recibiendo la información en forma serial o paralela. La decisión de emplearlos en serie o paralelo se basa en el uso final, como por ejemplo en instrumentos de medida como osciloscopios de almacenamiento digital se emplea la conversión de tipo paralela y en aplicaciones del control de proceso como válvulas se puede efectuar en forma serie. Un sistema tipo DAC se basa en el diagrama que se muestra en la Fig. 10.

El registro acepta una entrada digital, sólo durante la duración de la señal *convert*. Después de la adquisición, el registro mantiene constante el número digital hasta que se reciba otro comando. Las salidas del registro controlan interruptores que permiten el paso de 0 [V] o el valor de la fuente de voltaje de referencia. Los interruptores dan acceso a una red sumadora resistiva que convierten cada bit en su valor en corriente y a continuación la suma obteniendo una corriente total. El valor total alimenta a un amplificador operacional que realiza la conversión a voltaje y el escalamiento de la salida. Cada resistor de la rama está ajustado según el bit que tenga a la entrada como se muestra en el esquema correspondiente a la Fig. 11.

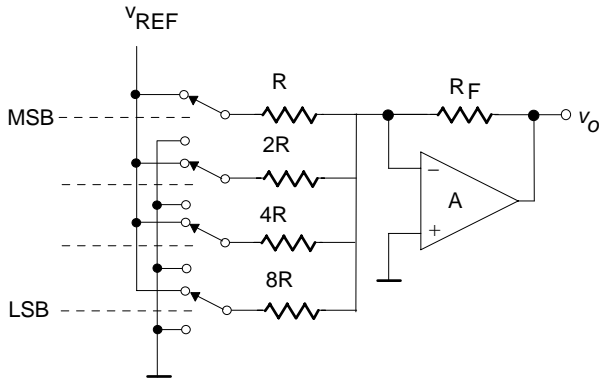


Fig. 11. Conversor básico escalera.

Luego, la tensión de salida de un conversor de  $n$  bits, está dada por (4).

$$v(t) = \frac{R_f}{R} \left( \frac{a_0}{2^{n-1}} + \frac{a_1}{2^{n-2}} + \dots + \frac{a_{n-1}}{2^0} \right) \quad (4)$$

Donde cada  $a_n$  representa la información binaria "0" o "1".

El circuito de la Fig. 9 presenta un grave inconveniente, pues, se requieren  $n$  resistores y los cuales se van duplicando en magnitud. Debido a las características estándar en la fabricación de las resistencias, es difícil encontrar en valor exacto de los resistores adecuados para un diseño en particular. Para evitar la necesidad de disponer de tantos valores resistivos, la estructura R/2R de la Fig. 10 utiliza solo dos valores aunque necesita el doble de resistencias.

Con esta técnica se pueden fabricar conversores tipo ADC de 12 a 16 bit, sin embargo, la estabilidad de la fuente de poder y el ruido viene a jugar un papel crítico al aumentar el número de bit. Un entorno de aplicación especialmente importante para los conversores DAC es el audio, empujado por el desarrollo del disco compacto.

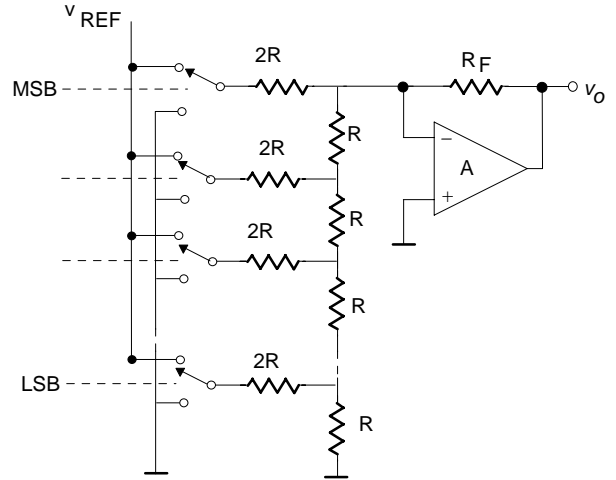


Fig. 12. Estructura R/2R.

## V. CONVERTORES TIPO ADC

Los dispositivos ADC convierten un nivel de tensión analógico en una palabra digital correspondiente. Si  $n$  es el número de bit obtenidos de la palabra, esto significa que habrá  $2^n$  niveles de tensión diferentes.

Todo convertidor ADC debe procurar que el conjunto de bit obtenidos a la salida sea un reflejo lo más exacto posible del valor analógico correspondiente. Se usan un gran número de métodos para convertir señales analógicas a la forma digital, los que más usados son: Rampa de escalera, aproximaciones sucesivas, paralelo (flash), doble rampa, voltaje a frecuencia, tipo serie.

### A. Convertidor Análogo - Digital De Rampa De Escalera.

Se basa en la comparación de la señal analógica de entrada con una señal de rampa definida con precisión. El esquema se muestra en en la Fig. 13.

Se comienza activando un pulso de *inicio* en la lógica de control, con esta acción el contador se inicializará en cero, entregando en sus salidas el código binario del cero digital. La secuencia pasa directamente como entrada paralelo al

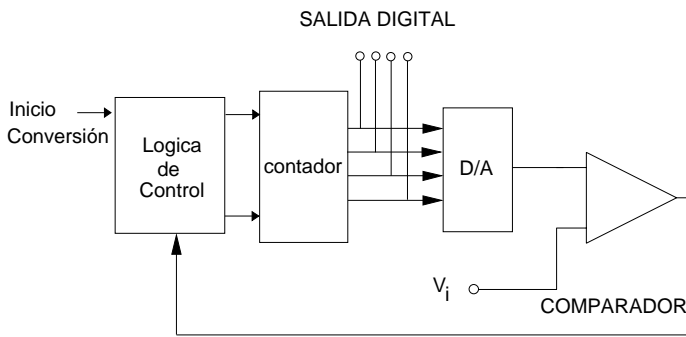


Fig. 13. Conversor de rampa escalera.

DAC que responde con 0 [V] a la salida. Esta señal es usada como entrada de referencia a un comparador, el cual compara la magnitud de la señal analógica de entrada con el valor entregado por el conversor. Del valor que proporcione el comparador dependerá que el contador continúe contando o bien, se detenga, pues si el comparador entrega un "1", entonces el reloj continuará alimentando al comparador. De lo contrario si entrega un "0", el contador se detendrá.

La lógica del comparador es si la señal de entrada es mayor que la referencia, entonces el comparador responderá con un "1" y se incrementa la cuenta en 1 digital, y así sucesivamente, sólo la cuenta se detendrá cuando la respuesta del DAC sea mayor que la entrada de la señal analógica. En este caso, el reloj se detendrá y se tendrá la salida digital del valor de cuenta anterior.

*B. Convertidor Analógico - Digital Por Aproximaciones Sucesivas*

Es una técnica de conversión más efectiva que la anterior. Se utiliza ampliamente debido a su combinación de alta resolución y velocidad. El esquema es prácticamente el mismo, difieren en que el contador dentro del registro no es un contador secuencial de uno en uno, sino un contador programable que se incrementa o decremanta de acuerdo a la influencia del bit de mayor peso (SAR). De esta manera no es necesario contar con  $2^n$  veces como lo hacia el contador tipo rampa, ahora la cuenta máxima solo es de  $n$  veces. El esquema de la Fig. 14, muestra este convertidor.

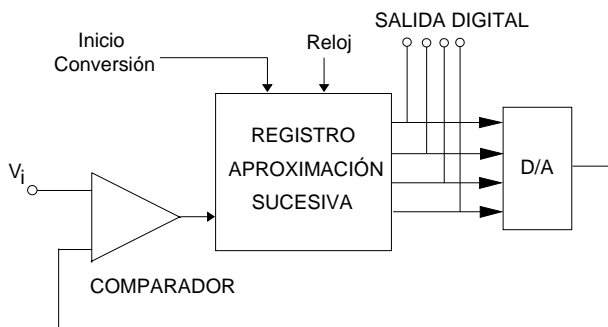


Fig. 14. Conversor de aproximación sucesiva.

El SAR pone el bit MSB en "1" y todos los restantes en "0". La cantidad es tomada por el DAC de tal manera que su equivalente analógico se compara con al señal de entrada. Si la salida del DAC es mayor que la entrada, se elimina el "1" del bit MSB y se pone a "1" el bit inmediatamente anterior, con todos los demás bit en "0", y así sucesivamente hasta que se logre encontrar una secuencia analoga pero que resulta ser menor que la entrada de la señal, cuando ocurra esto, el bit mantendrá su valor y se pone a "1" el bit inmediatamente anterior. El procedimiento anterior se repite hasta terminarse de probar "1" en cada bit del contador. Lo anterior equivale a un tanteo digital, a medida que se avanza, el procedimiento se va estabilizando hasta llegar un valor estable y que corresponderá con el valor de la medición. La figura 15, se muestra la salida característica de este tipo de conversor.

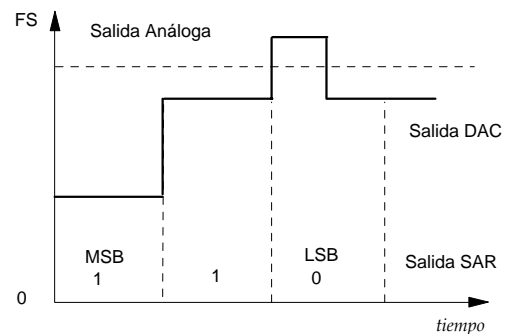


Fig. 15. Curva de salida del DAC.

El ADC de aproximaciones sucesivas es de los más utilizados, es posible encontrar modelos capaces de suministrar 16 bits en la salida y realizar la conversión en un tiempo de unas decenas de microsegundos. Los modelos de 12 y 8 bits, son los más comunes y ofrecen una elevada velocidad a un precio ajustado.

*C. Convertidor Analógico - Digital Paralelo (Flash)*

Los conversores de tipo flash o conversión directa, parten de una concepción radicalmente opuesta: la velocidad es el objetivo básico de esta arquitectura y el costo que se debe pagar por ello es un circuito muy complejo aunque sencillo a nivel de concepto. Dos señales participan en la etapa de entrada, la propia señal analógica que se debe convertir y una señal de referencia. En la configuración básica, la señal analógica se aplica a las puertas no inversoras de un cierto número de amplificadores operacionales que, utilizados como comparadores, están dispuestos en paralelo, a la entrada de un decodificador (ver figura ). A la entrada inversora de cada comparador se aplica la tensión de referencia, que a su vez ataca una red de resistencia de valor idéntico y dispuestas en serie. El resultado es la diferencia de tensión entre dos comparadores sucesivos es de 1 LSB.

La complejidad de la arquitectura flash se deriva precisamente del elevado número de comparadores necesarios a medida que aumenta el número de bits que se desea obtener a la salida. El número de éstos es  $2^{n-1}$ , donde  $n$

es el número de bits de salida, no es de extrañar que los conversores de tipo flash ven limitada su resolución por su elevada integración.

El resultado es que no existe ningún convertidor flash que ofrezca una resolución de 16 bit, y que mas allá no son prácticos teniendo en cuenta el tamaño del chip, el correcto funcionamiento de los comparadores e incluso el precio.

Este tipo de conversor por razón de velocidad es ampliamente usado en el campo de las telecomunicaciones, los instrumentos de medida y, en general, el tratamiento de señales rápidas como la de vídeo.

#### D. Convertidor De Doble Rampa

Los de tipo rampa tienen como punto fuerte la precisión (ver Fig. 16), y al mismo tiempo, sólo pueden aplicarse a señales cuyo nivel oscile de forma muy lenta (un valor típico de velocidad de muestreo es de 10 muestras por segundo). Este dispositivo consiste en un integrador basado en un amplificador operacional.

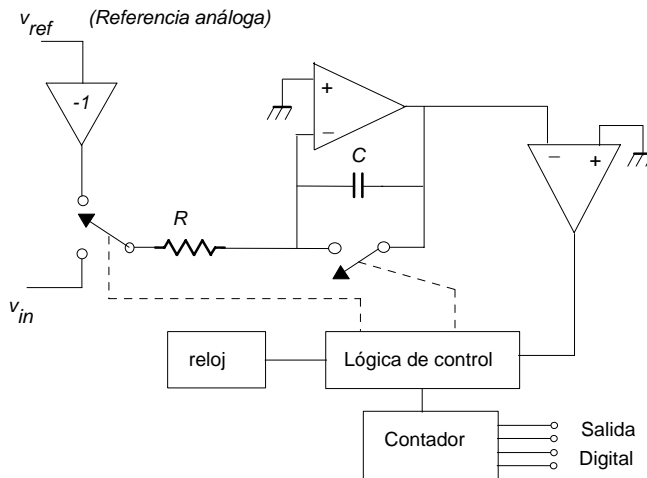


Fig. 16. Conversor doble rampa.

Para dos entradas, la señal analógica que se va a digitalizar y una señal de referencia de valor constante. Un interruptor se encarga de que una de las dos esté conectada en todo momento al amplificador integrador. Otro interruptor se halla en paralelo con el condensador, el que permite la intervención que éste o no. El resultado de la actuación coordinada de ambos interruptores es que en la salida se obtenga una señal de doble rampa.

Una de subida (la carga del condensador con la tensión analógica en la entrada) y la de bajada (con la tensión de referencia a la entrada). El cálculo de la señal digitalizada se fundamenta en la relación entre los tiempos de subida y bajada, de acuerdo con la ecuación (5).

$$\frac{t_s}{t_m} = \frac{V_{ref}}{V_a} \quad (5)$$

Donde  $t_s$ , es el tiempo de subida o de muestreo y  $t_m$  el de bajada o de medida,  $V_{ref}$  es la tensión de referencia y  $V_a$  es la tensión analógica.

Los tiempos de muestreo y de medida son detectados por un contador que se encuentra a la salida del integrador y dependen de la resistencia, el condensador y la tensión de entrada.

Dada sus especiales características, los ADC de doble rampa se utilizan, por ejemplo, en los voltímetros digitales, por su exactitud e inmunidad al ruido. Pueden alcanzar una resolución de hasta 18 o 20 bits.

#### E. Convertidor Voltaje Frecuencia

En este tipo de conversores, el voltaje continuo de entrada se convierte en un conjunto de pulsos cuya frecuencia es proporcional a la magnitud del voltaje de alimentación. Los pulsos se cuentan mediante un contador electrónico, durante un intervalo de tiempo específico y la cuenta resultante se exhibe como una representación digital del voltaje.

El esquema es el que se muestra en la figura 17. Cuando se aplica un voltaje de entrada el integrador genera un voltaje de salida de rampa con una pendiente proporcional al voltaje aplicado. Esta rampa se aplica a un generador monoestable el cual genera un pulso de amplitud definido por el voltaje de entrada rampa. El pulso es realimentado a un conmutador que descarga el condensador integrador, terminando así la rampa.

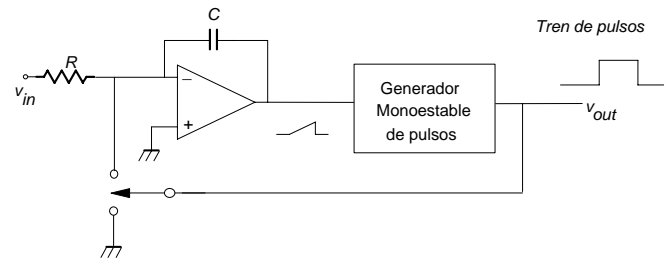


Fig. 17. Conversor Voltaje - Frecuencia

Su utilización es adecuada en ambientes ruidosos, por su alta inmunidad al ruido y exactitud. Las frecuencias típicas del convertidor voltaje frecuencia son entre 10 KHz a 1 MHz.

#### F. Convertidor Serie.

Dentro de los nuevos dispositivos, están los de conversión serie, la cual permite entregar una secuencia digital de ocho bit (o más) de salida en forma serial. La transmisión serie emplea una sola trayectoria para transportar bits de información, lo que la hace ideal para comunicaciones a grandes distancias, por su bajo costo en cableado. Esta transmisión es realizada de forma sincrónica o asíncrona. Muchos de estos dispositivos están basados en el método de capacitor conmutado, el cual se describe a continuación.

La data paralelo entra al conversor de capacitor conmutado, que corresponde a una red de condensadores en serie a cada bit y a un interruptor conectado al voltaje de referencia ( $V_{ref}$ ). Este valor de voltaje establece los límites superiores e inferiores de la salida analógica. La conversión está directamente relacionada con el valor de tensión que

se carga el condensador, cada condensador de la rama esta ajustado según el bit que tenga a la entrada, lo que va a determinar el tiempo de carga. En la generación de la señal analógica, la carga de cada condensador es conmutada y sumada, obteniéndose la señal por intervalos de tiempo y suma en el punto inversor del amplificador operacional de la entrada.

## VI. CONCLUSIONES

Los sistemas ADC y DAC son necesarios cuando se realiza procesamiento digital de señales, permiten el nexo entre ambos espacios, del mundo real y el digital. Son muy utilizados en sistemas de instrumentación y adquisición de datos. Cada convertidor posee sus propias características y parámetros que lo definen. Estos parámetros y medidas se toman con respecto a curvas ideales de transferencia, o sea, cuando más se ajuste un determinado modelo en su funcionamiento a estas curvas, más preciso será. Para obtener un buen funcionamiento de cada convertidor, es importante destacar los parámetros que aporta el fabricante de cada dispositivo y las condiciones de trabajo en que fueron medidas.

En todo ADC el conjunto de bits obtenidos a la salida sea un reflejo lo más exacto posible del valor analógico correspondiente. Si el ADC, está situado a la salida de un sensor (que habitualmente aportan una señal de amplitud débil) es esencial que en la etapa de conversión no se genere un nivel de ruido que impida la conversión real de la señal de entrada.

La arquitectura más extendida entre los ADC es la basada en el método de las aproximaciones sucesivas. Su éxito se fundamenta en conseguir tanto una resolución como una velocidad aceptable para una gran variedad de aplicaciones. Normalmente se trata de redes resistivas conectadas a los bits de entrada, con cada valor de resistencia ajustado al valor del bit de entrada, como estructura básica.

Los conversores se han enfrentado siempre a la dualidad velocidad y resolución, las diversas estructuras desarrolladas y disponibles comercialmente permiten adaptar un modelo para cada aplicación. Las configuraciones más frecuentes, atendiendo a criterios de velocidad, son: conversores lentos (de 1 a 100ms), que incluyen dispositivos de rampa y de escalera; los conversores medios (de  $1\mu\text{s}$  a 1ms) abarcan los denominados aproximaciones sucesivas; y los rápidos (entre 25 Mhz), flash